

Title of the Prior Art

Japanese Published Patent Application No. Sho.63-300300

Date of Publication: December 7, 1988

Concise Statement of Relevancy

Translation of Page 3, the Upper Right Column Line 8 - Page 4,
the Upper Right Column 12

[Embodiment]

Hereinafter, explanation of embodiments of the present invention will be given by referring to Figures.

Figure 1 is a block diagram illustrating a constitution of an embodiment which is common through the first invention and the second invention of the present application. 1 denotes an input terminal for a non-linear PCM signal having a sampling rate of 8 kHz and a data length of 8 bits, 2 denotes a non-linear/linear conversion means for converting a non-linear PCM signal which is supplied from the input terminal 1 to a linear signal, 3 denotes a downsampling means for downsampling a linear signal having a sampling rate of 8 kHz to a linear signal having a sampling rate of 16/3 kHz to output the same, 4 denotes an encoding means for performing an ADPCM coding of 3 bits or 4 bits to the downsampled linear PCM signal according to a control signal a, and outputting the result to an output terminal 5. 6 denotes an ADPCM decoding means for decoding of 3-bit or 4-bit, for the ADPCM code supplied from the ADPCM code input/output terminal, according to the control signal a, and outputting a linear PCM decoded signal. 7 denotes an upsampling means for receiving a linear PCM decoded signal having a sampling rate of 16/3 kHz, and upsampling the same to a linear PCM decoded signal having a data length of 8

bits, 8 denotes a linear/non-linear conversion means for converting a linear PCM decoded signal having a sampling rate of 8 kHz to a non-linear PCM decoded signal having a data length of 8 bits. 9 denotes an output terminal for outputting a non-linear PCM decoded signal having a sampling rate of 8 kHz and a data length of 8 bits.

Next, an operation after the sample data 1 is inputted will be described with referring to Figure 3(A) to (G). When data is inputted, the non-linear/linear conversion means 2 receives a non-linear PCM signal having a sampling rate of 8 kHz and a data length of 8 bits from the input terminal 1, and converts it to a linear signal. Since the linear PCM signal is supplied to the sampling means 3, an input signal to the sampling means 3 is a linear signal having a sampling rate of 8 kHz, as illustrated in Figure 3(A). A signal having a sampling frequency of 16 kHz is formed by interpolating "0" once for one linear PCM signal having a sampling rate of 8 kHz. Then, in order to remove an influence of folding noise generated when it is downsampled to a signal having a sampling frequency of 16 kHz, the signal is supplied to a digital filter having a filter characteristic of bandwidth of 2.6 kHz, and after a bandwidth limitation is executed thereto, thinning out of once per among three times is carried out to be outputted. The output signal from the downsampling means 3, as illustrated in Figure 3(D), becomes a linear PCM signal having a sampling rate of $16/3$ kHz. The linear signal having a sampling rate of $16/3$ kHz becomes an input signal to the encoding means 4, and an ADPCM coding of 3 bits is carried out according to the control signal a, and is outputted via the ADPCM coding input/output terminal 5.

A specific constitution of the downsampling means 3 is illustrated in Figure 4. Switch 1 is a switch for selecting an input signal or "0" interpolation, by interpolating "0" to make the data having a sampling frequency of 16 kHz to be inputted to a digital filter. Switch 2 is a switch for thinning out a digital filter output signal, and the output from the switch becomes data having a sampling frequency of $16/3$ kHz.

Next, a decoding operation will be described. By inputting ADPCM codes from the input/output terminal 5, the ADPCM codes are made an input to the ADPCM encoding means. The ADPCM decoding means 6 performs an ADPCM decoding of 3 bits to the ADPCM codes according to the control signal a, then the ADPCM codes are converted to a linear signal having a sampling frequency of 5.33 kHz. The linear PCM decoded signal (Figure 3(D)) becomes an input signal to the upsampling means 7, and generates a linear PCM decoding signal (Figure 3(E)) having a sampling frequency of 16 kHz by interpolating "0" twice for one input signal. After the signal is filtered through a digital filter having a characteristic of bandwidth of 2.6 kHz, such as a filter in Figure 3(F), in order to remove folding components having a sampling frequency of $16/3$ kHz, the upsampling circuit implements interpolation once for twice on the signal, and outputs a linear PCM decoded signal (Figure 3(G)) having a sampling frequency of 8 kHz. This linear PCM decoded signal is supplied to the linear/non-linear conversion means 8 and is converted to a non-linear PCM signal, then is transmitted to the output terminal 9.

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-300300

⑬ Int.Cl.

G 10 L 9/18

識別記号

庁内整理番号

C-8622-5D

⑭ 公開 昭和63年(1988)12月7日

審査請求 未請求 発明の数 2 (全6頁)

⑮ 発明の名称 ADPCM符号化装置

⑯ 特 願 昭62-136897

⑰ 出 願 昭62(1987)5月29日

⑱ 発 明 者 大 角 昌 子 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 桑井 清一

明細書

1. 発明の名称

ADPCM符号化装置

2. 特許請求の範囲

(1) サンプリグ周波数 f_1 の非線形PCM信号の供給を受けサンプリグ周波数 f_1 の線形PCM信号を形成する非線形/線形変換手段と、上記線形PCM信号が供給され上記サンプリグ周波数 f_1 より低いサンプリグ周波数 f_2 の線形PCM信号を形成するサンプリグ周波数変換手段と、上記サンプリグ周波数 f_2 の線形PCM信号が供給されADPCM符号を発生させるADPCM符号化手段とを有することを特徴とするADPCM符号化装置。

(2) ADPCM符号が供給されサンプリグ周波数 f_2 の線形PCM復号信号を発生するADPCM復号化手段と、上記周波数 f_2 の線形PCM復号信号が供給され上記サンプリグ周波数 f_2 より高いサンプリグ周波数 f_1 の線形PCM復

号信号を形成するサンプリグ周波数変換手段と、上記サンプリグ周波数 f_1 の線形PCM復号信号が供給され非線形PCM復号信号を形成する非線形/線形変換手段とを有することを特徴とするADPCM符号化装置。

3. 発明の詳細な説明

[産業上の利用分野]

本発明はADPCM符号化装置に係り、詳しくは、音声符号化方式の一種であるADPCM符号化方式を用いた符号化装置に関する。

[従来の技術]

一般に、音声符号化方式には波形符号化方式とパラメータ符号化方式とがあり、前者は信号波形そのものに含まれている情報を符号化する方式であり、後者は音声生成モデルをパラメータ化して符号化する方式である。ADPCM符号化方式は波形符号化方式に属し、とりわけ高品質な符号化が可能な方式である。

ADPCM符号化装置は、例えば、64 kbps (8ビット/サンプル×8 kHz) のデータ電送レートを32 kbps (4ビット/サンプル×8 kHz) のデータ電送レートまたは24 kbps (3ビット/サンプル×8 kHz) の電送レートに情報圧縮する装置であり、上記の例ではサンプリング周波数8 kHz、データ長8ビットの非線形PCM信号を入力とし、4ビットまたは3ビットのADPCM符号に変換して出力する符号化器と、該4ビットまたは3ビットのADPCM符号を入力し非線形PCM信号に復号する復号化器とを有している。

かかるADPCM符号化装置の一例を第2図に示す。図において、1はサンプリング周波数8 kHz、データ長8ビットの非線形PCM信号が供給される入力端子、2は非線形PCM信号を線形PCM信号に変換する非線形/線形変換手段、4は線形PCM信号の供給を受けこれを制御信号aに従って3ビットまたは4ビットのADPCM符号に変換するADPCM符号化手段、5はADP

CM符号の入出力端子である。6は3ビットまたは4ビットのADPCM符号が供給されると制御信号aに従って線形PCM信号に復号するADPCM復号化手段であり、8は線形PCM復号信号を非線形PCM復号信号に変換する線形/非線形変換手段、9は8ビットの非線形PCM復号信号の出力端子である。

次に、上記構成にかかる符号化装置の動作を説明する。まず、符号化器としての動作を説明する。サンプリング周波数8 kHz、データ長8ビットの非線形PCM信号が入力端子1から供給されると、非線形/線形変換手段2は非線形PCM信号を線形PCM信号に変換して出力する。線形PCM信号は符号化手段4の入力信号となり、制御信号aに従って3ビットのADPCM符号または4ビットのADPCM符号に変換され、ADPCM符号入出力端子5へ出力される。従って、1サンプル8ビットの非線形PCM信号は3ビットあるいは4ビットのADPCM符号に情報圧縮されたことになる。

次に、復号化器としての動作を説明する。ADPCM復号化手段6はADPCM入出力端子から供給されるADPCM符号に対して制御信号aに従ってADPCMデータ長3ビット復号器または4ビット復号器として動作し、線形PCM信号に変換して出力する。復号された線形PCM復号信号は線形/非線形変換手段8により8ビットの非線形PCM復号信号に変換される。この復号された非線形PCM復号信号は出力端子9から出力される。

[発明が解決しようとする問題点]

上述された従来のADPCM符号化装置ではデータ転送レート64 kbps (サンプリング周波数8 kHz、データ長8ビット) を32 kbps (サンプリング周波数8 kHz、データ長4ビット) または24 kbps (サンプリング周波数8 kHz、データ長3ビット) に情報圧縮することができものの、PCM回線の信号がサンプリング周波数8 kHzと固定であるうえ、ADPCM

符号化回路が3ビットまたは4ビット符号化に固定されているので、従来のADPCM符号化回路は上述の2種類以外には情報圧縮を行えず、データの伝送レートを下げられないという問題点があった。

[問題点を解決するための手段および作用]

本願第1発明はサンプリング周波数 f_1 の非線形PCM信号の供給を受けサンプリング周波数 f_1 の線形PCM信号を形成する非線形/線形変換手段と、上記線形PCM信号が供給され上記サンプリング周波数 f_1 より低いサンプリング周波数 f_2 の線形PCM信号を形成するサンプリング周波数変換手段と、上記サンプリング周波数 f_2 の線形PCM信号が供給されADPCM符号を発生させるADPCM符号化手段とを有することを特徴としている。

従って、上記構成に係る本願第1発明のADPCM符号化装置は、サンプリング周波数 f_1 (例えば、8 kHz) の線形PCM信号をこれより低

いサンプリング周波数 f_2 の線形PCM信号に変換する機能を備えており（ダウンサンプリング）、ダウンサンプリングされた線形PCM信号をADPCM符号化手段の入力としている。従って、ADPCM符号化手段の符号化データ長が固定的であっても、予めダウンサンプリングすることによってデータ転送レートの低下した符号を送出することができる。

これに対して、本願第2発明はADPCM符号が供給されサンプリング周波数 f_2 の線形PCM復号信号を発生するADPCM復号化手段と、上記周波数 f_2 の線形PCM復号信号が供給され上記サンプリング周波数 f_2 より高いサンプリング周波数 f_1 の線形PCM復号信号を形成するサンプリング周波数変換手段と、上記サンプリング周波数 f_1 の線形PCM復号信号が供給され非線形PCM復号信号を形成する非線形／線形変換手段とを有することを特徴としている。

従って、本願第2発明に係る符号化装置では、上記第1発明に係る符号化装置とは逆に周波数 f

線形PCM信号を制御信号 a に従って3ビットまたは4ビットのADPCM符号化を行い、これを入出力端子5に出力する符号化手段である。6はADPCM符号入出力端子からADPCM符号の供給を受け、制御信号 a に従って3ビットまたは4ビットのADPCM復号化を行い、線形PCM復号信号を出力するADPCM復号化手段である。7はサンプリングレート $16/3$ kHzの線形PCM復号信号を入力し、サンプリングレート8 kHzの線形PCM復号信号にアップサンプリングして出力するアップサンプリング手段であり、8はサンプリングレート8 kHzの線形PCM復号信号をデータ長8ビットの非線形PCM復号信号に変換して出力する線形／非線形変換手段である。9はサンプリングレート8 kHz、データ長8ビットの非線形PCM復号信号を出力する出力端子である。

次に、1サンプルデータ入力後の動作を第3図(A)乃至(G)を参照しつつ説明する。データが入力すると、非線形／線形変換手段2はサン

2の線形PCM復号信号をサンプリング周波数変換手段によりこれより高いサンプリング周波数 f_1 の線形PCM復号信号に変換する。その結果、上記第1発明に係るADPCM符号化装置で伝送したデータを原周波数のPCM復号信号に戻すことができる。

【実施例】

次に、本発明の実施例について図面を参照して説明する。

第1図は本願第1発明および第2発明に共通な一実施例の構成を示すブロック図である。1はサンプリングレート8 kHz、データ長8ビットの非線形PCM信号の入力端子、2は入力端子1から非線形PCM信号の供給を受けてこれを線形PCM信号に変換する非線形／線形変換手段、3はサンプリングレート8 kHzの線形PCM信号をサンプリングレート $16/3$ kHzの線形PCM信号にダウンサンプリングして出力するダウンサンプリング手段、4はダウンサンプリングされた

リングレート8 kHz、データ長8ビットの非線形PCM信号を入力端子1から入力し、線形PCM信号に変換する。この線形PCM信号はダウンサンプリング手段3に供給されるので、ダウンサンプリング手段3の入力信号はサンプリングレート8 kHzの線形PCM信号であり、第3図(A)に示されている。サンプリングレート8 kHzの線形PCM信号1回に対して「0」で1回補間し、サンプリング周波数16 kHzの信号（第3図(B)）を形成する。続いて、サンプリング周波数16 kHzの信号にダウンサンプリングしたときに発生する折り返しノイズの影響を除去するために帯域2.6 kHzのフィルタ特性（第3図(C)）を有するディジタルフィルタに供給され、帯域制限を行った後に、3回につき1回の間引きを実行して出力する。ダウンサンプリング手段3の出力信号は第3図(D)で示されているようにサンプリングレート $16/3$ kHzの線形PCM信号となる。サンプリングレート $16/3$ kHzの線形PCM信号は符号化手段4の入力信号となり制

制御信号aに従って3ビットのADPCM符号化が行われ、ADPCM符号化入出力端子5を介して出力される。

ダウンサンプリング手段3の具体的構成を第4図に示す。スイッチ1は入力信号か「0」補間かを選択するスイッチであり、「0」で補間することによってサンプリング周波数16kHzのデータとし、デジタルフィルタ入力信号とする。スイッチ2はデジタルフィルタ出力信号を間引きするためのスイッチであり、スイッチの出力はサンプリング周波数16/3kHzのデータとなる。

次に、復号動作について説明する。ADPCM符号を入出力端子5から入力し、このADPCM符号をADPCM復号化手段6の入力とする。ADPCM復号化手段6は制御信号aに従ってADPCM符号を3ビットADPCM復号化を行い、ADPCM符号はサンプリング周波数5.33kHzの線形PCM復号信号に変換される。線形PCM復号信号(第3図(D))はアップサンプリング手段7の入力信号となり、入力信号1回に対し

て2回「0」で補間を行い、サンプリング周波数が16kHzの線形PCM復号信号(第3図(E))を発生させる。サンプリング周波数16/3kHzの折り返し成分を除去するために第3図(F)乃様な帯域2.6kHzの特性を有するデジタルフィルタを通過させた後にアップサンプリング回路7は2回につき1回間引きを実施してサンプリング周波数8kHzの線形PCM復号信号(第3図(G))を出力する。この線形PCM復号信号は線形/非線形変換手段8に供給され非線形PCM復号信号に変換されて出力端子9に送出される。

次に本願第1発明と第2発明とに共通な他の実施例を説明する。上記一実施例ではサンプリングレート8kHzの線形PCM信号をサンプリングレート16kHzの信号に変換するのに「0」を補間して行ったが、本実施例ではサンプリングレート8kHzの線形PCM信号をサンプリングレート16kHzの信号に変換するのに、同じ信号を繰り返して補間する。すなわち、第5図(A)

に示す信号をサンプリングレート8kHzの線形PCM信号とすると第5図(B)に示されているように同一の信号が繰り返されてサンプリングレート16kHzの線形PCM信号を発生させている。このPCM信号がデジタルフィルタの入力信号となる。第2実施例のダウンサンプリング手段の具体的構成を第6図に示す。

【発明の効果】

以上説明してきたように、本願第1発明ではサンプリング周波数変換手段を設け、このサンプリング周波数変換手段で周波数が変換されたPCM信号をADPCM符号化手段に供給するようにしたので、ADPCM符号化手段の符号化データ長が固定的であっても従来例に比べサンプリングレートを低下させることができ、伝送レートを下げることができるという効果を奏する。

更に、本願第2発明でも、線形PCM復号化信号のサンプリング周波数を高くするサンプリング周波数変換手段を設けたので、伝送レートを低下

させたPCM信号から原信号を形成することができるという効果を得られる。

4. 図面の簡単な説明

第1図は一実施例に係るADPCM符号化装置の構成を示すブロック図、

第2図は従来の符号化装置の構成を示すブロック図、

第3図(A)乃至(G)は一実施例の動作を説明する主要信号をそれぞれ示す波形図、

第4図は一実施例のダウンサンプリング手段の具体的構成を示す回路図、

第5図(A)乃至(B)は他の実施例の主要信号をそれぞれ示す波形図、

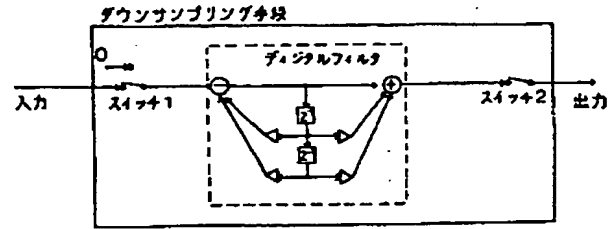
第6図は他の実施例のダウンサンプリング手段の具体的構成を示す回路図である。

- 1 入力端子、
- 2 非線形/線形変換手段、
- 3 ダウンサンプリング手段、

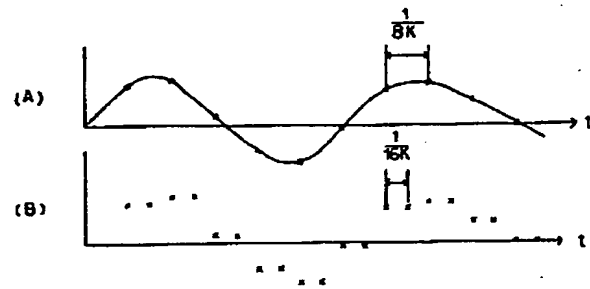
- 4 ADPCM符号化手段、
- 5 入出力端子、
- 6 ADPCM復号化手段、
- 7 アップサンプリング手段、
- 8 線形／非線形変換手段、
- 9 出力端子。

特許出願人 日本電気株式会社

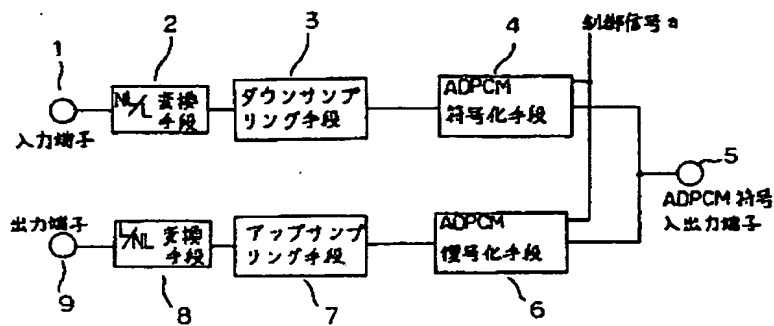
代理人 弁理士 桑 井 清 一



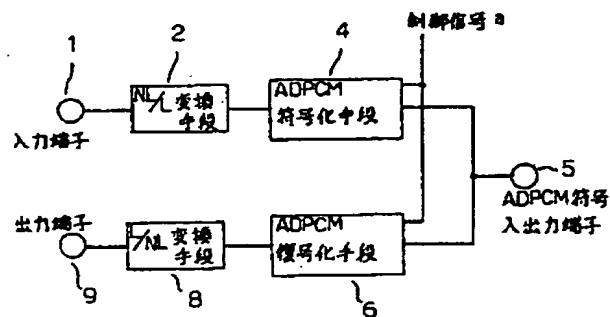
第 4 図



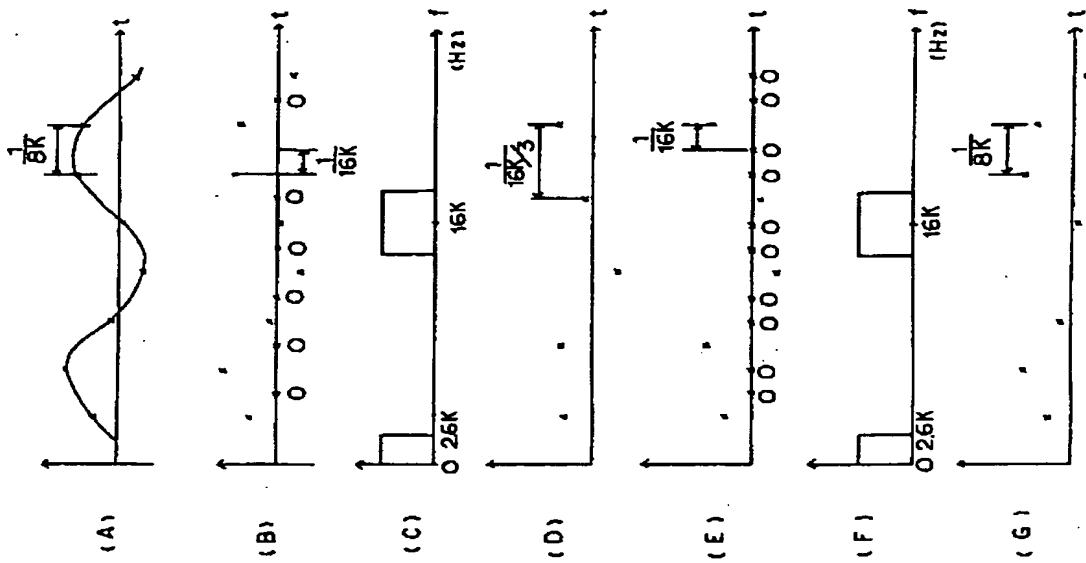
第 5 図



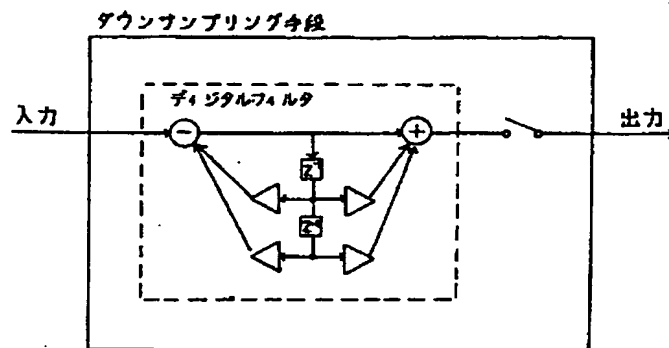
第 1 図



第 2 図



第3図



第6図